

高精細画像処理システム^{*1}

鈴木 健司^{*2} 一瀬 彰^{*3}

High Resolution Image Processing System

Kenji Suzuki Akira Ichinose

1 はじめに

画像処理アルゴリズムの研究開発からその成果のターゲット機への適用までを一環してサポートする画像処理システムを開発し、1993年6月より販売を開始した。このシステムは、512×480画素の画像入出力部を標準で装備する一方、任意サイズの画像を処理することができるという特長を持っている。

販売開始以来、従来の各社画像処理装置の中で最大であった1024×1024を超えるサイズの画像処理に対するニーズが極めて高く、これに応えるため、最大2048×1536の高精細画像入出力機能を備えた本システムを開発した。

本システムは、従来システムの画像入出力部(512×480)をハイビジョン対応に置き換えたものであり、他の機能は基本的には従来システムと同等である。

2 ハードウェア構成

本システムは Fig. 1 に示すようにワークステーション上の GUI (graphic user interface) から操作して、画像処理アルゴリズムの研究開発に利用できる。この成果を生かしたターゲット機として単体動作もできる。

ハードウェア構成を Fig. 2 に示す。外部との通信や全体動作の制御を行なうための CPU を備え、単体動作ができる。

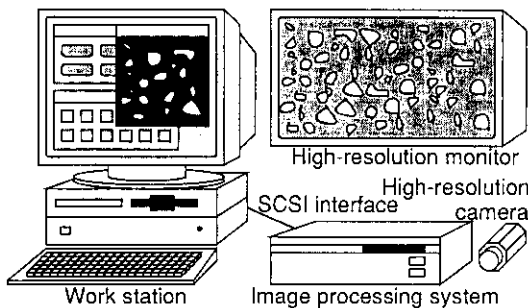


Fig. 1 System configuration

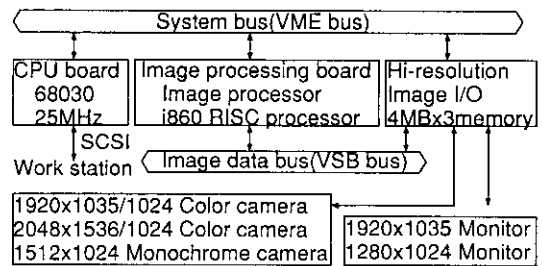


Fig. 2 Hardware architecture

画像処理ボードは、intel 社製 i 860 RISC プロセッサと、米国 HNC 社と共同開発した画像処理プロセッサ²⁾の組み合わせにより画像処理を行う。本画像処理プロセッサは以下に示す基本的な画像処理

- (1) コンボリューション (任意カーネルサイズ)
- (2) 画像間演算
- (3) LUT 変換

を 30 ns/画素の高速で実行する (従来の画像博士は 80 ns/画素)。

また、本画像処理プロセッサは従来の画像処理ハードウェアと異なり、メモリアドレスの物理的な限界 (XY 共 4 096 画素) の範囲内で任意サイズの画像を処理できる。

この特長を生かすため、従来システムより画像入出力ボードを画像処理ボードから分離して交換可能としていた。画像入力後、画像処理ボードへの転送が必要となるが、20 MB/s の画像専用高速バスによりカバーする。

i 860 は浮動小数点乗算、加算、整数演算をすべて 1 クロックで並列に実行できる強力な RISC プロセッサで、ハードウェア処理に向かない画像処理や、アプリケーション固有の専用の処理を高速で実行する。

本システム用画像入出力ボードは 4 MB (2 048 × 2 048) × RGB のフレームメモリを持ち、任意の位置に画像入力、任意の位置をモニタ表示することができる。2 MB に分割して二つの入力画像を保持することもできる。

カメラは (株) 朋栄製 HMC シリーズに対応している。モニタは 1 920 × 1 035 あるいは 1 280 × 1 024 高解像度モニタを接続できる。詳細を Table 1 に示す。

^{*1}平成 6 年 5 月 26 日原稿受付

^{*2}川鉄情報システム(株) 基盤システム事業部 メディアシステム部 主任部員 (主席課長)

^{*3}川鉄情報システム(株) 基盤システム事業部 メディアシステム部 主任部員 (課長)

Table 1 Frame grabber board specification

Item	Specification
Frame memory	RGB × 2 048 × 2 048 × 8 bit
Overlay memory	2 048 × 2 048 × 8 bit
Input LUT	RGB × 8
Output LUT	RGB
Camera	1 920 × 1 035/1 920 × 1 024 color camera 2 048 × 1 536/2 048 × 1 024 color camera 1 512 × 1 024 monochrome camera
Monitor	1 920 × 1 035 interlace monitor 1 280 × 1 024 non-interlace monitor

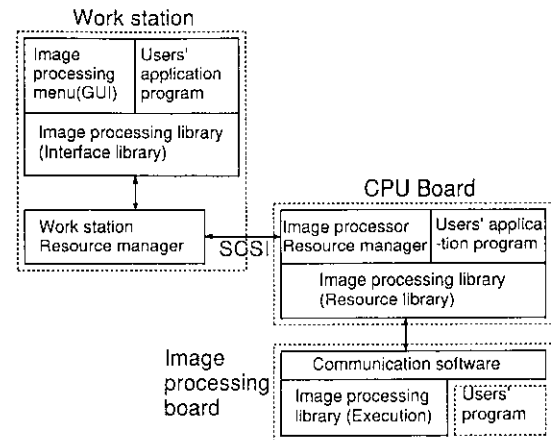


Fig. 3 Software architecture

3 ソフトウェア構成

画像処理は画像処理ボード上のソフトウェアにより実行される。標準的な画像処理機能は、画像処理ライブラリとして用意した。関数の例を Table 2 に示す。

Fig. 3 にソフトウェア構成を示す。画像処理ライブラリは CPU およびワークステーション上のユーザプログラムから同様に利用でき、ターゲットシステムへの移行を容易にしている。画像処理ライブラリは対応するプログラムの実行を画像処理ボードに指示する通

信を行う。

ワークステーション上には画像処理ライブラリの実行をマウスにより指示し、実行結果を見やすく表示する GUI を用意した。

アプリケーションの作成にあたっては標準的な画像処理機能の組み合わせだけでなく、処理対象や目的に依存した専用の画像処理が必要となる場合が多い。このために、画像処理ボード上の画像処理実行プログラムのインタフェース規則を公開し、コンパイラ、CPU およびワークステーション上の通信関数の自動生成ツールと併せて画像処理ライブラリ開発ツールとして提供している。

Table 2 Image processing library functions

Function name	Functionality	Performance (sec/1 920 × 1 035 image)
DrConvolution	Convolution	0.09
DrAnd2	"and" between 2 images	0.09
DrLut	Pixel value conversion	0.12
DrRoberts	Roberts filter	0.47
DrSobel	Sobel filter	0.27
DrShrink	Binary region shrinking	1.12 ^a
DrSwel	Binary region swelling	1.12 ^a
DrLabel	Binary image labeling	2.26
DrAreaAll	Area of all labels	0.74

^aEstimation from 512 × 480

4 おわりに

本システムは、ターゲット用画像処理装置としては最大レベルの画像サイズをサポートしている。

これまでの顕微鏡画像解析やリモートセンシングに加えて、LSI、液晶、表面実装基板等の微細化に伴い、検査、組立等の自動化にも高精細画像処理が必要となってきている。画像規模の拡大によって、ターゲット機にはさらに高速性が要求される。

本システムは、これらの分野を主要なマーケットとし、今後はアプリケーションソフトの充実に取り組んで行く予定である。

参考文献

- 1) 一瀬 彰, 鈴木健司, 脇本良則, 柳沢 満, 浅野有一郎: 「シストリックアレイ搭載の次世代画像処理装置の開発」, 川崎製鉄技報, 24 (1992) 1, 26-31
- 2) K. Suzuki, A. Ichinose, and R. C. Means: "A High Speed Image Processor Using a Systolic Array LSI." 画像の認識・理解シンポジウム (MIRU'92), 情報処理学会コンピュータビジョン研究会, 電子情報通信学会パターン認識・理解研究会共催, July (1992), 1-81-86

<問い合わせ先>

川鉄情報システム(株)
基盤システム事業部 メディアシステム部
Tel 03(5546)2230