

ゴーストキャンセラ用デジタルフィルタ^{*1}折原 旬一^{*2} 迫 則光^{*3} 田原 健^{*4}

Digital Filter LSI Chip Set for Ghost Canceller

Junichi Orihara Norimitsu Sako Ken Tahara

1 緒 言

1989年8月、日本国内の主要なTV放送局は相次いでクリアビジョンの実用放送を開始した。クリアビジョンは、現行の放送方式であるNTSC (national television system committee) 方式との互換性を保ちつつ、画質の向上を目指すTV方式であり、EDTV (enhanced definition TV) とも呼ばれる。クリアビジョンの技術には、ビデオ信号を一度、NTSC方式へ変調し、復調する過程で発生する各種画質劣化の改善技術、および放送電波が障害物に反射することによって起こるゴーストの除去技術が含まれる。ゴースト除去を目的として、GCR (ghost cancel reference) 信号がNTSC信号に付加されて使われるが、他の画質改善技術と比較して、放送設備の導入が容易であることから、現在ほぼ全国の放送局がGCR信号の送出を先行して実施している。また、各家電メーカーも、これに合せてゴーストキャンセラの発売を開始している。

ゴーストキャンセラには、クロック周波数14.32 MHz、約640タップ相当のデジタルフィルタが必要とされる。著者らは、デジタルフィルタ分野で多くの実績を持つ米国のZoran Corporationと共同でゴーストキャンセラへの応用に適したデジタルフィルタ・チップセット2品種 (ZR 33072, ZR 33288)を開発し、1993年9月より発売を開始した。以降、本チップセットの構成およびゴースト

ストキャンセラへの応用について詳しく述べる。

2 ゴーストの発生過程と除去原理

ゴーストは、Fig. 1に示すように放送アンテナから送り出された電波が、途中のビルや山などの障害物に反射して各家庭のTVアンテナに到着し、直接届く電波に加算されることにより発生する。TV受像機は画面の走査を左から右に向かって行っているため、本来の電波よりも遅れて到着する反射波は、画面上では、本来の画像の右側にゴースト画像として2重に現われることになる。ゴースト画像の位置および強さは、反射波の遅れ時間および強さ、搬送波に対する位相によって定まり、また多くの場合、複数のゴーストが観察される。

ゴーストを除去するためには、受信したTV信号から反射波に相当する成分を取り除けばよいが、本来の信号と反射波による信号とを区別することは容易ではない。そのため、TV信号の画像に影響を与えない位置に規格化された信号 (GCR信号) を付加する手法が考案された。Fig. 2に日本で用いられているGCR信号波形を示す。受信したGCR信号の変形の様子から、ゴーストのレベルおよび遅れ時間を知ることができる。GCR信号の幅である44.7 μsがゴースト検出可能な範囲となる。

ゴーストのレベルおよび遅れ時間が判明すれば、デジタルフィ

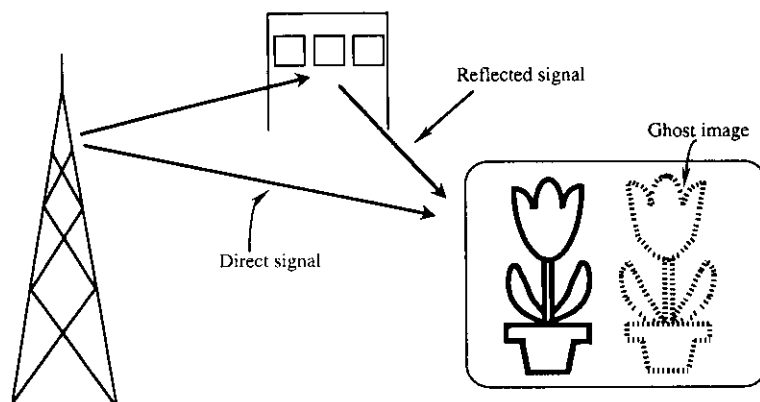


Fig. 1 Reflection of the TV signal

^{*1}平成6年1月26日原稿受付^{*2}LSI事業部 開発・設計部商品開発室 主査(課長補)^{*3}LSI事業部 開発・設計部商品開発室 主査(課長)^{*4}LSI事業部 開発・設計部商品開発室

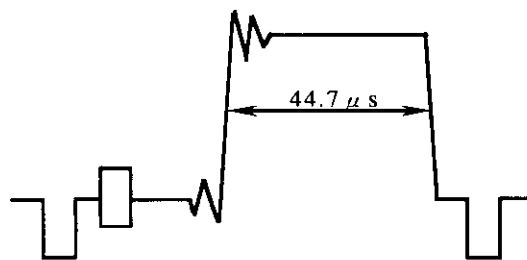


Fig. 2 Japanese GCR signal

ルタを用いて、ゴーストが付加された時点と逆の演算を行うことにより、ゴーストを除去することができる。デジタルフィルタには、信号の帰還ループを持たない FIR (finite impulse response) 型と、FIR 型に帰還ループを付加した IIR (infinite impulse response) 型の 2 種類がある。一般にゴーストキャンセラを構成する場合、比較的少いタップ数の FIR 型デジタルフィルタにより、波形等化および近接ゴーストの除去を行った後、全域をカバーする IIR 型デジタルフィルタによりゴースト除去を行う方式が用いられる。

3 チップセットの構成と機能

今回開発したチップセットは次の 2 種類で、この主な仕様を Table 1 に示す。

- (1) ZR 33072 は、72 タップの FIR 型デジタルフィルタで、波形等化および近接ゴースト除去の目的でゴーストキャンセラの FIR フィルタ部に用いられる。
- (2) ZR 33288 は、288 タップの FIR 型デジタルフィルタで、2 個をカスケード接続して 576 タップとし、ゴースト除去の目的でゴーストキャンセラの IIR フィルタ部に用いられる。

2 品種ともクロック周波数は 14.32 MHz、データは 8 ビット、係数は 10 ビットである。パッケージは、ZR 33072 がプラスチック QFP 100 ピン、ZR 33288 がプラスチック QFP 128 ピンである。

Table 1 Specifications of the digital filter chip set

	ZR33072	ZR33288
Tap #	72 Tap	288 Tap
Clock frequency	14.32 MHz	14.32 MHz
Filter structure	FIR	FIR
Data input	8 bit	8 bit
Coefficient input	10 bit	10 bit
Data output	8 bit and 10/11/12/18 bit	18 bit
Accumulator	24 bit	26 bit
Coefficient bank	2 Stage	2 Stage
Optional function	Reference tap Output shift IIR structure	Cascade connection
Package	Plastic QFP 100 Pin	Plastic QFP 128 Pin

Fig. 3 は、本チップセットのブロック図である。ZR 33288 は、DIN から入力したデータに対し、288 タップの FIR フィルタ演算を行った結果を CASOUT から出力する。DOUT は DIN の遅延出力である。ただし、パイプライン構成による 8 クロックの遅延が DOUT、CASOUT に加わる。DIN と DOUT、CASIN と CASOUT を接続することにより、カスケード接続が可能であり、さらにタップ数を増加させることができる。

ZR 33072 は、VIDIN から入力したデータに対し 72 タップの FIR フィルタ演算を行ない RESOUT および VIDOUT から出力する。2 系統の出力の違いは、ビット幅すなわち精度である。また、付加機能として、基準タップ、出力シフト、IIR 接続用入力がある。

ZR 33072 の Reference Tap SW を ON にすることにより、VIDIN から入力したデータを 72 タップ FIR フィルタの 37 番目のタップに加算し、基準タップとすることができる。その結果、FIR フィルタを、補正項のみに使用することができる。すなわち、10

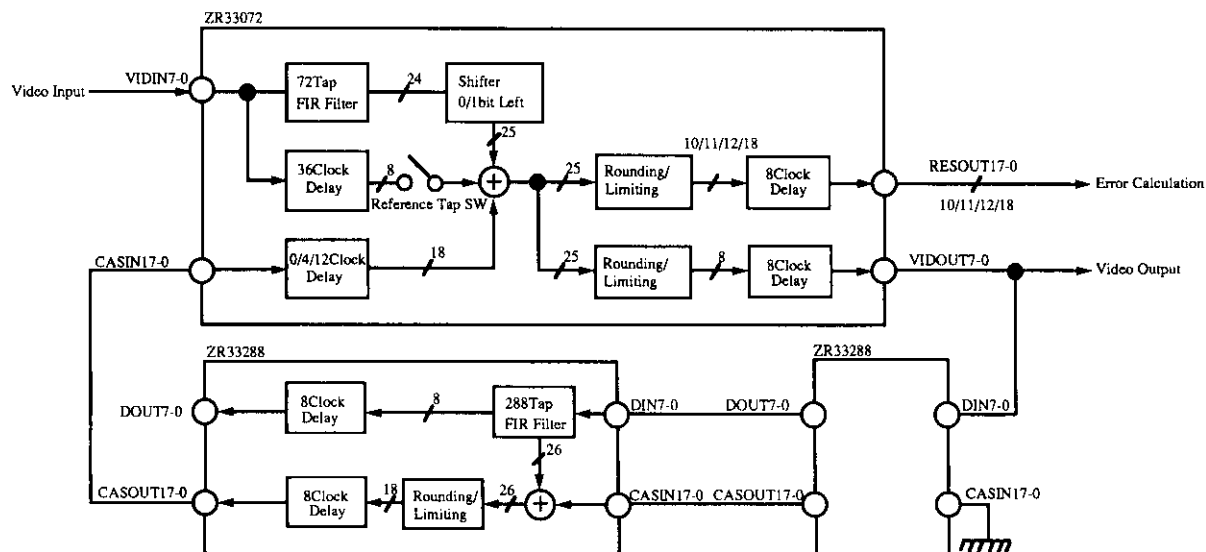


Fig. 3 Block diagram of the chip set

ビットの2の補数係数データで表現できる範囲を $-1 \sim +(1-2^{-9})$ とした場合に、基準タップ位置に最大 $+(2-2^{-9})$ の係数を与えることができることを意味する。

出力シフト機能は、FIRフィルタ出力を左に1ビットシフトすることにより72タップ全てについて $-2 \sim +(2-2^{-9})$ の範囲の係数を与えられるようにしたもので、基準タップを任意の位置に設定できる。ただし、この場合の係数の精度は、9ビット相当となる。

ZR 33072のCASIN入力は、ZR 33288をIIRフィルタとして使用するための入力であるが、ZR 33072の第37タップを基準タップに設定した場合、12クロックの遅延が挿入される。その結果IIR部のループ遅延は合計36クロックとなり、Fig. 4に示すように基準タップの後方36タップ以後をFIRフィルタとオーバーラップさせずにIIRフィルタに割当てることができる。前方36タップ、後方611タップによるゴーストのカバーレンジは $-2.5 \mu\text{s}$ から $+42.7 \mu\text{s}$ までの $45.2 \mu\text{s}$ 間となり、GCR信号で検出可能な $44.7 \mu\text{s}$ 間にあるゴーストを全て消去可能としている。なお、1タップは 69.8 ns ($=1/14.32 \text{ MHz}$)に相当する。

アキュムレータのビット幅として、24ビット(ZR 33072)および26ビット(ZR 33288)を確保しており、アキュムレータ部でのオーバーフロー、丸め誤差の発生をなくしている。ただし、カスケード入出力およびIIR構成用の入力は18ビット(小数点以上7ビット、以下11ビット)に制限されるため、この部分でのみ丸め誤差が発生することになる。

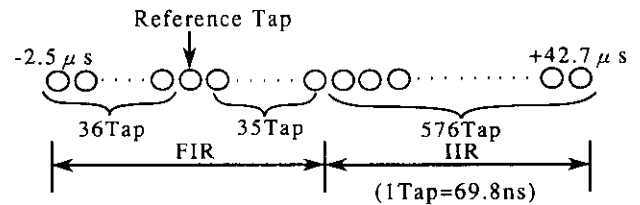


Fig. 4 Ghost cover range

以上述べてきた特徴により、本チップセットはゴーストキャンセラへの応用に最適な構成となっている。

4 結 言

今回、米国のZoran Corporationと共同で、ゴーストキャンセラへの応用に適したデジタルフィルタ・チップセット2品種の開発を行い、発売を開始した。ZR 33072を1個、ZR 33288を2個使用することにより、わずか3チップで648タップを隙間なくカバーすることができ、かつFIR+IIRの構成を実現するための付加回路も内蔵しているので、部品点数の大幅な削減によりゴーストキャンセラシステムのコストダウンおよび普及に大きな効果があると考えられる。

参 考 文 献

- 1) C. Erskine, S. Kusevitzky, J. Orihara, and H. Watanabe: "A VLSI Chip Set for Ghost Cancellation and Waveform Equalization of Analog Television Signals," IEEE ICASSP, (USA), March (1992)

〈問い合わせ先〉

川崎製鉄株式会社 LSI 事業部
〒100 東京都千代田区千代田 2-2-3 (日比谷国際ビル)
TEL 03(3597)4619 FAX 03(3597)3634