

川崎製鉄技報
KAWASAKI STEEL GIHO
Vol.26 (1994) No.2

ASIC 事業の展望

Overview of ASIC Technology and Business

福武 剛(Tsuyoshi Fukutake) 金川 清(Kiyoshi Kaneawa)

要旨：

マルチメディアを中心とする電子機器の進展は高速通信網の整備とあいまって、社会構造の変革をうながすものと認識されている。本稿では高機能化、大規模化により、電子機器の進展を支えている ASIC(application specific integrated circuit)について技術、市場の両面から展望した。

Synopsis：

It is recognized that progress of electronic equipment such as multimedia, coupled with development of high speed communication network, will expedite revolution of social structures. In this report, the authors have, from the viewpoints of technology and the market, discussed the prospect of ASIC(application specific integrated circuit) which supports the development of electronic equipment by its high function and high density.

(c)JFE Steel Corporation, 2003

本文は次のページから閲覧できます。

Overview of ASIC Technology and Business



福武 剛
Tsuyoshi Fukutake
LSI事業部 副事業部
長・工博



金川 清
Kiyoshi Kanekawa
LSI事業部 企画調整
部 主査(部長)

要旨

マルチメディアを中心とする電子機器の進展は高速通信網の整備とあいまって、社会構造の変革をうながすものと認識されている。本稿では高機能化、大規模化により、電子機器の進展を支えているASIC (application specific integrated circuit) について技術、市場の両面から展望した。

Synopsis:

It is recognized that progress of electronic equipment such as multimedia, coupled with development of high speed communication network, will expedite revolution of social structures. In this report, the authors have, from the viewpoints of technology and the market, discussed the prospect of ASIC (application specific integrated circuit) which supports the development of electronic equipment by its high function and high density.

1 はじめに

過去 20 年間に通信とコンピュータを中心とした情報処理能力は 100 万倍以上に向上した。情報処理能力の向上により電子化したデジタル情報は、数字、文字情報から画像、音声の分野に広がっており、高速の通信網の整備により動画を含む情報が時間と距離を越えて自由にやり取りできるようになる (Fig. 1)。このような情報処理技術の進展は、産業構造のみならず社会基盤の革新をももたらしつつあると認識されている。

情報処理技術は、集積回路 (IC) 技術とこれを利用するソフトウェアの進展により支えられたきた。IC を構成する MOS トランジスタの特性は、製造技術の微細化により向上する。また、微細化により単位素子当りのコストは低減する。製造技術の進展による IC のコストパフォーマンスの向上と新しい応用分野の開拓による需要の拡大とが両輪となり、エレクトロニクス産業の急速な発展を支えてきた。

このような中において、従来 IC 技術の進展の駆動力はメモリーとプロセッサであったが、デジタル化された情報の高速処理を行うために特定用途に特化した IC、特に ASIC (application specific integrated circuit) のニーズが増してきており、ASIC の技術も急速に進んでいる。メモリー技術が素子の微細化という単一の目標を持ち、プロセスとデバイス構造に片寄って発展してきたのに対し、ASIC を支える技術は、製造技術、LSI 設計、論理設計、システム設計と幅が広い。当社の LSI 事業は、CMOS-ASIC を中心として展開してきた。

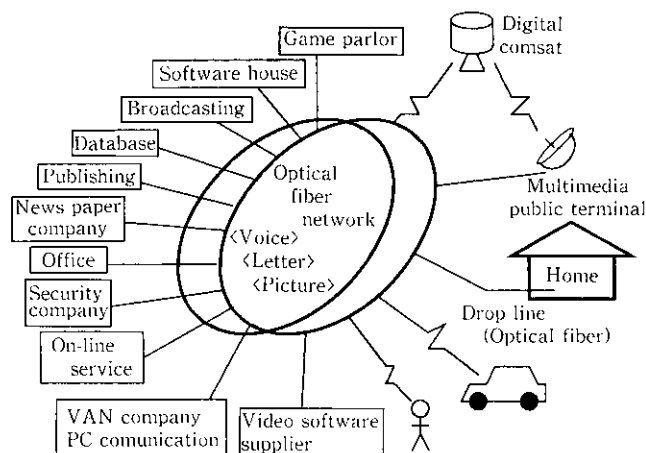


Fig. 1 High speed network

以下に、CMOS-ASIC 技術を中心としてエレクトロニクス産業の発展の一端を担う ASIC 事業を展望する。

2 ASIC 市場の展望

2.1 ASIC の種類

Fig. 2 に LSI 製品のおおまかな分類を示す。ASIC は特定用途向けに回路を作り込んだ LSI で ASSP (application specific standard product) と ASCP (application specific customer product) を総称したものであり、お客様が自分でプログラムできる FPGA

* 平成 6 年 3 月 30 日原稿受付

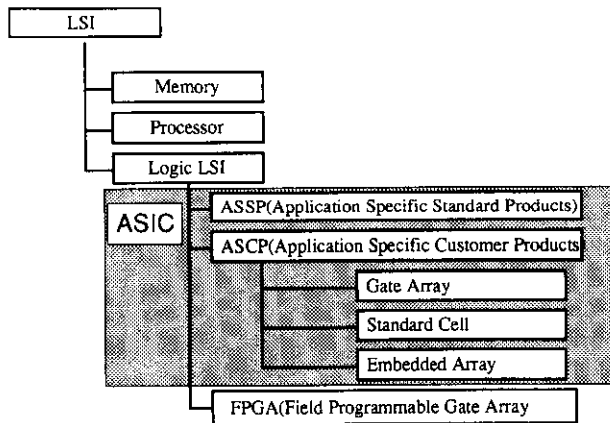


Fig. 2 Different types of ASICs

(field programmable gate array)あるいはPLD (programmable logic device) は含まない。

ASSPは、メーカーがLSIの仕様を決定する。すなわち、LSIを設計し製造するのみならずお客様の機器システムの中でどのように使われるかを決め、お客様が機器を設計するために必要な情報、技術文書、デモボード、評価ソフトウェアを提供する。商品もLSI単体のほか、お客様のシステムに組み込んで使うファームウェアと共に提供される場合もある。

ASCPの場合には、お客様が使い方を特定し、仕様を決定し、多くの場合論理設計まで行う。ASCPの設計はいずれもメーカーが提供する論理回路、マクロセル等を組み合わせて必要な論理機能を実現する。それぞれの違いは以下のとおりであり、お客様の目的に合わせて選択する。

(1) ゲートアレイ

トランジスタを規則的に配置したベースアレイのトランジスタをメタル配線で接続してマクロセルを作る。メタル配線のみを変えることにより容易に回路変更が可能であり、開発期間の短縮に有利である。

(2) スタンダードセル

各マクロセルは、トランジスタレベルから設計する。ゲート

アレイより30-40%の高密度化が可能であるが、回路変更時にはLSI製造工程の最初から作り直す必要があり、ゲートアレイと比べて費用と期間が余分にかかる。

(3) エンベディッドアレイ

変更の必要がない部分をスタンダードセル型の設計で作成し、ゲートアレイのベースアレイの中に埋め込んでおく。ゲートアレイより密度を高めることが出来、回路修正も容易である。

ASCPのメーカーは、お客様が必要とするLSIを短期間に確実に提供する仕組みを作ることが主要な任務となる。この仕組みには、設計の基礎となるマクロセルと設計する環境 (CADとライブラリ) および、事前の開発・試験により信頼性を保証した製品を短期間で提供できる製造工程が含まれる。

従来はASSPを設計するためのLSI設計環境をASCPメーカーが提供するという垂直型の関係があった。しかし、最近ではASCP設計技術の普及からASSPメーカーが自社用のASCP設計環境を持つ動きが始まり、一方ASCPメーカーはメモリー、データバスなど汎用的な回路の自動生成、CPUコアの提供などシステム設計サポートの強化により高度化するASIC設計のニーズに対応するようになった (Fig. 3)。

2.2 ASIC市場の要求

ASICは、機器開発の一環として開発される (Fig. 4)。技術進歩と共にますます短くなってきている機器ライフサイクルに合わせて、コンカレント・エンジニアリングを適用し、短期間で確実に他社を差別化できる商品を開発し続けることが機器メーカーの課題であり、この課題に対して常に最適な解を提供できることがASICメーカーの責務である。

21世紀に向けての情報エレクトロニクス産業は

- (1) 通信ネットワークの整備・進展
- (2) 機器の携帯化
- (3) 異種情報の統合化 (マルチメディア)

に向けて急速に発展してゆくものと考えられている。

ASICは、新しい信号処理機能の提供と複数機能の1チップ統合化を通してこれらの各分野の要求に応えることになる。例として、2000年頃の実用化が期待されている携帯型情報端末に使われる

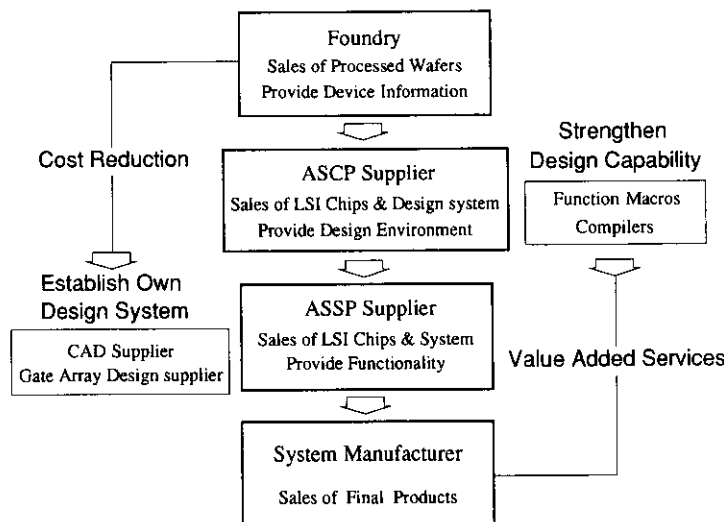


Fig. 3 Players in ASIC businesses and trend in customer-supplier relationship

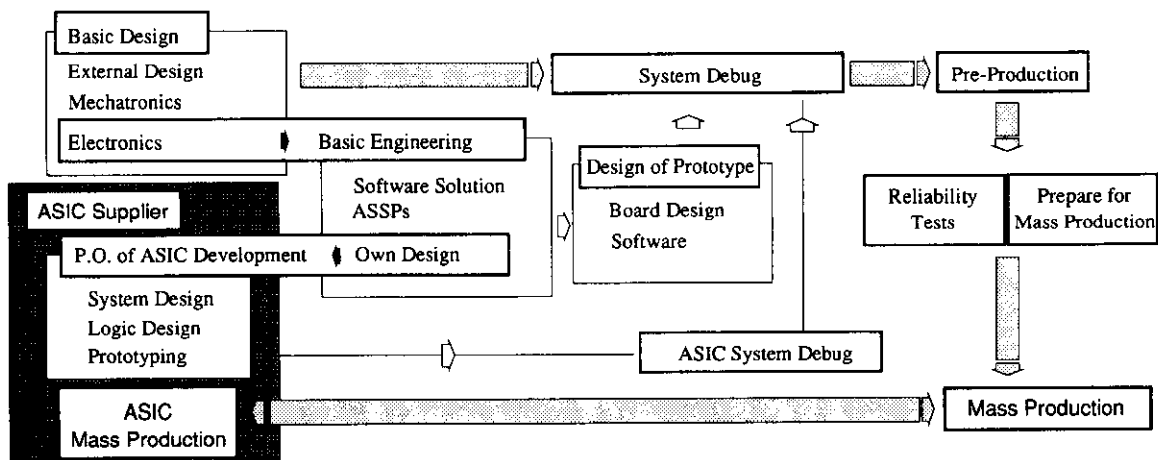


Fig. 4 ASIC business as a part of electronic equipment business

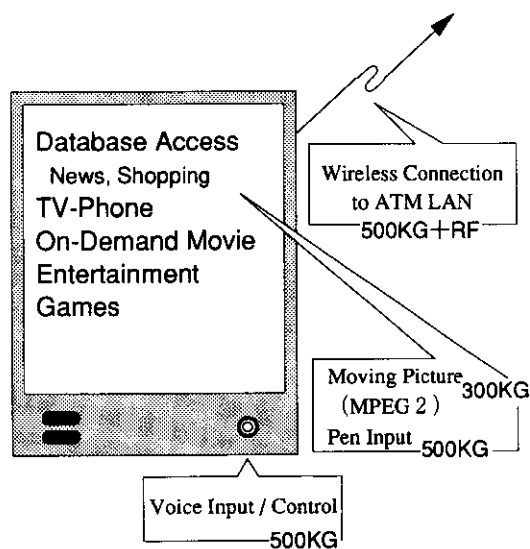


Fig. 5 Portable wireless multimedia terminal and gate count estimate to perform independent functionality

LSIの機能別回路規模をFig. 5に示す。これらの機器が実現するためには大規模なシステムを搭載したLSIを短期間に、経済的なコストで開発・量産できるよう製造、設計の両面にわたってASIC技術が進展することが必要である。

3 ASIC技術の展望

以上に述べたように市場の要求は、「システム機器開発のサイクルタイムの縮小」「機器の小型化」「低コスト化」である。ASIC技術は、これを実現する手段を提供するために開発が進められてきた。

以下にこの3点を中心にしてASIC技術の展望を述べる。

3.1 開発サイクルの短縮

開発サイクル短縮の要求に対し、ASICメーカーからは二つの方法により応える。すなわちASSPのサブシステム化、およびASCP開発期間の短縮技術の提供である。

サブシステム化されたASSPとして、モデム、グラフィックア

クセラレータあるいは、Fig. 5における音声応答、無線ATMインタフェースなどが挙げられる。サブシステム化されたASSPを使うことによりシステム機器開発のリスクを最小限にすることができる。

ASCP開発期間の短縮のためには、ハードおよびソフト両面からの対応が必要である。ASCPの規模が拡大し、複雑なシステムを搭載するにつれて、LSIのシステム検証の全体の開発期間に占める割合が増大してきている。

試作・システム検証・回路修正のサイクルを短縮するためには、ASCPのなかでもゲートアレイが適している。他のASICと比べてゲートアレイの弱点である低ゲート搭載密度を克服する高密度ゲートアレイ技術がハード面での解答になる。

ゲートアレイで対応できない機能は、エンベッディッドアレイにより対応することとなる。システム設計の段階から仕様が確定しやすいメモリー、アナログ部分を固定し、論理回路をゲートアレイ手法で設計することにより機能と開発期間の双方の要求に応えることができる。

ソフト面からの開発期間短縮は、十分に検証された機能マクロの提供および設計手法とそれを実現するCAD技術に集約される。LSIを設計するためのCAD技術の基本はほぼ完成したと考えられる。LSIの規模の増大、回路の高速化に対応したCAD技術の改良は今後とも進めていく必要があり、論理合成の高度化²⁾、シミュレータ、自動配置配線³⁾の高速化およびテスト容易化技術の進展が見込まれる。

今後のCAD技術の中心は、ボード設計などのように、LSIが使われる環境の中に統合化された状況でシステム検証を行えるCADの構築に移るものと考えられる⁴⁾。試作したLSIを用いることなく、設計段階で目的とした機能を満たしていることを確認する技術は、最終製品の開発期間短縮のための最も大きな手段といえる。

3.2 機器の小型化（システムオンシリコン技術）

Fig. 6にASCPの発展の経緯を模式的に示した。主としてプロセス技術の進展による搭載可能ゲート数の増加と、利用分野の拡大をドライビングフォースとして設計とCAD技術の進展によりサブシステムの取り込みを続けている。

上述のような多機能の情報端末を実現するためには、多くの処理機能を単一のLSI上に載せる必要がある。このようなLSIの形態はシステムオンシリコンと呼ばれているが、この実現のためには、

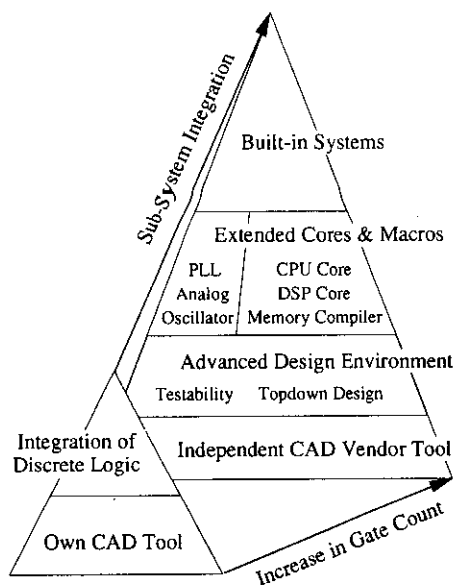


Fig. 6 Progress in ASCP technology

Table 1 Examples of general purpose function cell for the system on silicon

Processor	CPU core Digital signal processor Peripheral
Memory	RAM/ROM Non-volatile memory
Functional macro	Adder/Subtractor Multiplier/Divider Digital filter DCT engine
Clock generator	Crystal OSC Phase locked loop
Interface	Bus driver ADC/DAC

ボード上の部品、単体の LSI を同一のシリコン基盤上に取り込む必要がある。上述のシステム検証を取り込んだ設計環境に加えて、汎用部品をマクロセルの形で用意する (Table 1)。

3.3 低コスト化 (プロセス・デバイス技術)

DRAM の世代 (デザインルール) は 3 年ごとに交替しており、3 世代 (9 年) 間でビット数が 64 倍となっているが、面積の増加はほぼ 3.3 倍程度に収まっており世代ごとの密度向上率は約 2.5 倍となっている⁹⁾。DRAM のビット当り価格は年率 26% で低下してきており⁹⁾、世代交替による高密度化が性能向上と低価格化を同時に達成する原動力となっている。

ASIC に関してもデザインルールの微細化により同様な密度向上が期待される。高度な情報処理能力を持つ大規模な LSI をコストパフォーマンス良く提供することが ASIC メーカーの責務である。ASCP の代表品種であるゲートアレイの世代交替と最大搭載ゲート規模の推移を DATAQUEST 社レポート (Fig. 7) で示す。

ASIC の製造プロセスは、メモリープロセスと比べてメモリー固有のプロセスの他に、

- (1) 多層配線を必要とする
- (2) 不規則なトランジスタ配置と配線を許容できる

点異なる。

メモリーと比較して、ASIC の場合にはトランジスタ間を結ぶ配線が不規則であり、トランジスタ当りの配線所要長も多い。したがって、ASIC の密度 (単位面積当りのトランジスタ数、あるいはゲート数で示す) は単位面積当りの配線数により決まる。単位面積当りの配線数は配線間の間隔を小さくするか、配線層数を増すことにより増加できる。

プロセスの世代は、加工できる最小寸法の大きさを表記するのが普通である。CMOS トランジスタの基本性能は、ゲート長で決まり、これは普通、最小加工寸法と等しいので、ゲート長をプロセス世代の代表とするのが慣例である。しかし、同一の世代でも他の部分の最小寸法はプロセスの設計によって異なるので、目的とする ASIC に合わせて最適化する必要がある。低コスト化のためには、配線層数を減らして、配線密度を向上できるプロセスが有利であ

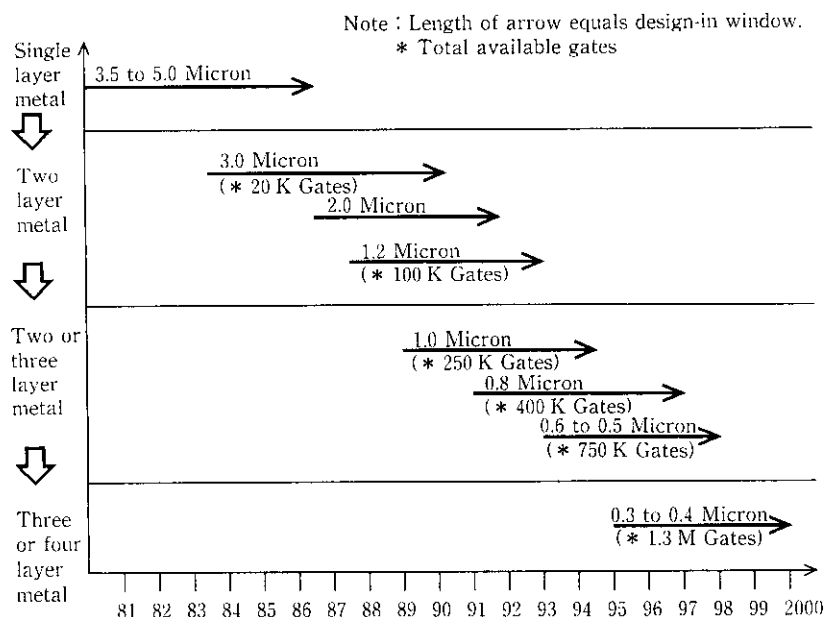


Fig. 7 CMOS gate array start technology road map (Source: Dataquest, December 1992)

る。

4 当社の ASIC 事業の展開

当社の LSI 事業は、ASIC を中心に構築してきた。本稿で概観したように、急速に発展しつつある ASIC の世界で、お客様の先端的な機器の開発の一端に加えさせていただくべく準備を進めてきた。本特集号に記述されているように、開発を進めてきた商品がほぼそろいお客様の要求にお応えできる段階になったと考えている。

今後の ASIC 市場のニーズに沿って大規模なサブシステムを構築するのに適した開発環境を提供することが重要である。当社の LSI 事業はこのような認識に基づき大規模 ASIC を魅力ある価格で提供できるよう、商品の目的に適合したプロセスを独自に開発すると共に、多様な商品の製造が可能な自動化された工場で生産してお客様の要求にんでいる。

当社の ASIC 事業の特徴は、以下のように要約できる。

- (1) 独自に開発した ASIC 用に最適化したプロセスと独自のアーキテクチャを用い、先端的な応用分野に必要な、高密度ゲートアレイを提供できる。

- (2) クロスチェック社により開発された、テスト容易化設計を組み込んだ。
 - (3) CADENCE 社との提携により、トップダウン設計環境を含む先端的な CAD システムを提供できる。
 - (4) ASIC として使い勝手の良い完全スタティック動作の高速 8 ビット CPU コアと CPU 周辺回路を用意した。
 - (5) 通信と画像分野に特化した ASSP 群を提供できる。
- これらの ASSP は、ASCP のコアとしての利用が可能である。

5 おわりに

以上、今やあらゆる産業の基盤となり「産業の米」とも呼ばれる LSI の内で、特に当社が注力している ASIC の市場と技術を展望した。

今回の「LSI 特集号発刊」は LSI 事業に新しく参入した当社の取り組みの一つの証であり、LSI 事業の発展に対する当社の姿勢を汲み取っていただければ幸いである。今後とも、お客様のニーズに応えるべく、新製品、新技術の開発を一層強力に進めていく所存である。

参 考 文 献

- 1) W. H. Davidow and M. S. Malone: "The Virtual Corporation," (1992), [Harper Collins]
- 2) 伊藤 元昭、望月 洋介: 「設計完全自動化時代へ突入」, 日経マイクロデバイス, Dec.(1992)90, 68-101
- 3) 渡辺 孝博: 「LSI レイアウト自動設計の現状と可能性」, 電子情報通信学会誌, 76(1993)7, 774-782
- 4) 中山 俊一: 「ボード設計の論理検証にシミュレータの出番到来」, 日経エレクトロニクス, Aug.(1993)589, 83-106
- 5) 松崎 稔 (編): 「テクノトレンド'91」, 日経エレクトロニクス号外, June(1991), 54-55
- 6) 野崎 勝弘: 「16 MDRAM で利益がでるコスト競争力を徹底検証」, 日経マイクロデバイス, Apr.(1993)94, 42-48